

Patent Abstract

GERMAN 1996-05-09 4439060 Microprocessor arrangement for a vehicle control system

INVENTOR(S)- Fennel, Helmut 65812 Bad Soden DE

INVENTOR(S)- Kant, Bernhard 65239 Hochheim DE

INVENTOR(S)- EsselbroOgge, Hermann 64331 Weiterstadt DE

INVENTOR(S)- Zydek, Michael 35428 Langgoens DE

INVENTOR(S)- Giers, Bernhard 64380 Rooádorff DE

APPLICANT(S)- ITT Automotive Europe GmbH 60488 Frankfurt DE

PATENT NUMBER- 04439060/DE-A1

PATENT APPLICATION NUMBER- 04439060

DATE FILED- 1994-11-02

DOCUMENT TYPE- A1, DOCUMENT LAID OPEN (FIRST PUBLICATION)

PUBLICATION DATE- 1996-05-09

INTERNATIONAL PATENT CLASS- B60T00832; B60K02816; B60R01602;
B60T00888; F15B00912; B60T00800B10H; B60T00832D; B60T00888B

PATENT APPLICATION PRIORITY- 4439060, A

PRIORITY COUNTRY CODE- DE, Germany, Ged. Rep. of

PRIORITY DATE- 1994-11-02

FILING LANGUAGE- German

LANGUAGE- German NDN- 203-0354-6227-4

A microprocessor arrangement for a vehicle control system is suggested; that several, among themselves in bus systems connected microprocessor; systems exhibits, which at least a wheel lock control (ABS) and drive; slip regulation (ASR) as well as at least a further, cpu time; consuming rule function, like yaw moment regulation (GMR), and; monitoring functions to implement. The microprocessor arrangement; covers three microprocessor systems (1, 2, 3; MP1, MP2, MP3), on which; the individual functions are in such a manner divided that the first; microprocessor system (1, MP1) together with the second microprocessor; system (2, MP2) the abs and ASR function, including which monitoring; of these functions takes over and that together with the second; microprocessor system (2, MP2) the further rule function (GMR) and; their monitoring implement the third microprocessor system (3, MP3).

⑯ BUNDESREPUBLIK

DEUTSCHLAND



DEUTSCHES
PATENTAMT

⑯ Offenlegungsschrift
⑯ DE 44 39 060 A 1

⑯ Int. Cl. 8:
B 60 T 8/32
B 60 K 28/18
B 60 R 16/02
B 60 T 8/88
// F15B 9/12

DE 44 39 060 A 1

⑯ Aktenzeichen: P 44 39 060.2
⑯ Anmeldetag: 2. 11. 94
⑯ Offenlegungstag: 9. 5. 96

⑯ Anmelder:

ITT Automotive Europe GmbH, 60488 Frankfurt, DE

⑯ Erfinder:

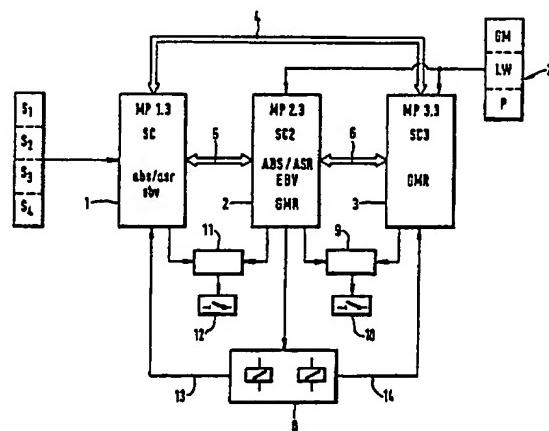
Fennel, Helmut, 65812 Bad Soden, DE; Kant, Bernhard, 65239 Hochheim, DE; Esselbrügge, Hermann, 64331 Weiterstadt, DE; Zydek, Michael, 35428 Langgöns, DE; Giers, Bernhard, 64380 Roßdorf, DE

⑯ Für die Beurteilung der Patentfähigkeit
in Betracht zu ziehende Druckschriften:

DE 34 41 106 C2
DE 32 34 637 C2
DE 43 10 348 A1
DE 42 28 893 A1
DE 41 40 270 A1
DE 41 37 124 A1
DE 37 20 385 A1
DE 35 40 599 A1

⑯ Mikroprozessoranordnung für ein Fahrzeug-Regelungssystem

⑯ Es wird eine Mikroprozessoranordnung für ein Fahrzeug-Regelungssystem vorgeschlagen, daß mehrere, untereinander durch Bussysteme verbundene Mikroprozessorsysteme aufweist, die zumindest eine Blockierschutz- (ABS) und Antriebschlupfregelung (ASR) sowie mindestens eine weitere, rechenaufwendige Regelfunktion, wie Giermomentenregelung (GMR), und Überwachungsfunktionen ausführen. Die Mikroprozessoranordnung umfaßt drei Mikroprozessorsysteme (1, 2, 3; MP1, MP2, MP3), auf die die einzelnen Funktionen derart aufgeteilt sind, daß das erste Mikroprozessorsystem (1, MP1) zusammen mit dem zweiten Mikroprozessorsystem (2, MP2) die ABS- und ASR-Funktion, einschließlich der Überwachung dieser Funktionen übernimmt und daß das dritte Mikroprozessorsystem (3, MP3) zusammen mit dem zweiten Mikroprozessorsystem (2, MP2) die weitere Regelfunktion (GMR) und deren Überwachung ausführt.



DE 44 39 060 A 1

Die folgenden Angaben sind den vom Anmelder eingereichten Unterlagen entnommen

BUNDESDRUCKEREI 03.98 602 019/83

11/29

BEST AVAILABLE COPY

Beschreibung

Die Erfindung bezieht sich auf eine Mikroprozessoranordnung, die für ein komplexes Fahrzeug-Regelungssystem vorgesehen ist und die aus mehreren, untereinander durch Bussysteme verbundenen Mikroprozessorsystemen besteht, die zumindest eine Blockierschutz-(ABS und/oder Antriebschlupfregelung (ASR) sowie mindestens eine weitere, rechenaufwendige Regelfunktion, wie Giermomentenregelung (GMR), und Überwachungsfunktionen ausführen und die eine Eingangssignal-Aufbereitung einschließen.

Elektronische Regelungssysteme für Kraftfahrzeuge, die den Fahrer entlasten und die Sicherheit und Fahrstabilität erhöhen, gewinnen ständig an Bedeutung. Dies gilt vor allem für Antiblockiersysteme (ABS), Antriebs-schlupfregelungssysteme (ASR), Systeme zur elektronischen Regelung der Bremskraftverteilung (EBV) usw. Zu den jüngeren Entwicklungen gehören Giermomentenregelung und Fahrstabilitätsregelung (GMR und FSR); dies sind nur einige Beispiele. Es ist auch schon bekannt, mehrere Regelungssysteme zu einem Verbund zusammenzuschließen.

Zur Lösung komplexer Regelaufgaben werden heutzutage Mikrorechnerstrukturen unterschiedlicher Art eingesetzt. Aus der deutschen Patentschrift DE 32 34 637 C2 ist z. B. ein ABS bekannt, dessen Regler zwei (oder mehrere) parallel arbeitende Mikrocontroller zur Erzeugung der Bremsdrucksteuersignale aufweist. Diese Mikrocontroller verarbeiten die gleichen Eingangssignale nach einem identischen Computerprogramm. Die Ausgangssignale und ggf. auch interne Signale der Mikrocontroller werden auf Übereinstimmung überwacht, um Fehlfunktionen in einem der beiden Controller zu erkennen. Weichen die redundant in den Mikrocontrollern verarbeiteten Signale voneinander ab, wird die elektronische Regelung abgeschaltet, um sicherzustellen, daß zumindest ein ungeregelter Bremsen möglich bleibt.

Des weiteren ist aus der DE 41 37 124 A1 bereits eine derartige Schaltungsanordnung mit sogen. asymmetrischer Redundanz bekannt. Die Eingangssignale, nämlich die mit Hilfe von RadSENSoren gewonnenen, das Drehverhalten der Räder wiedergebenden Signale, werden, ebenso wie in dem vorgenannten Fall, zwei parallelen Mikrocontrollern zugeleitet, von denen jedoch nur der eine das volle Regelungsprogramm abarbeitet, während der zweite die Regelphilosophie in vereinfachter Form nachbildet bzw. die Eingangssignale im Vergleich zu dem Haupt-Mikrocontroller mit Hilfe vereinfachter Algorithmen verarbeitet. Durch Vergleich der Ausgangssignale beider Mikrocontroller läßt sich dann trotz der vereinfachten Verarbeitung in einem der beiden Mikrocontroller erkennen, ob die Datenverarbeitung fehlerhaft oder korrekt war.

Bei der Erweiterung eines Kraftfahrzeug-Regelungssystems, z. B. einer ABS/ASR-Anlage, durch eine rechenaufwendige Fahrstabilitätsregelung (FSR oder GMR), ist es grundsätzlich möglich, zusätzlich ein komplettes Regelungssystem, das auch die Sicherheitsfunktionen einschließt, zu installieren. Dies hat den Vorteil, daß die einzelnen Komponenten, sowohl die bisherige ABS/ASR-Anlage, als auch die Fahrstabilitätsregelung, unabhängig voneinander sind und daß beim Auftreten von Defekten oder Störungen nur die betroffene Komponente ausfällt.

Es wäre grundsätzlich auch denkbar, bei einer Erweiterung der Grundstruktur (ABS/ASR) durch eine Fahr-

stabilitätsregelung, die zusätzliche Rechenleistung, einschließlich der Überwachungsfunktionen, in die Rechnerstruktur mit einzubeziehen, wenn Mikrorechnersysteme ausreichender Leistung zur Verfügung stehen. Dies hätte allerdings den Nachteil, daß beim Auftreten eines Fehlers in einer Komponente das gesamte System abgeschaltet werden müßte. Da ein solches Gesamtsystem ziemlich komplex und aufwendig ist, wäre die Fehlerwahrscheinlichkeit relativ hoch.

Der Erfindung liegt nun die Aufgabe zugrunde, eine Mikroprozessoranordnung für ein komplexes Fahrzeugregelungssystem zu entwickeln, das beispielsweise ABS/ASR und GMR (FSR) umfaßt und sich durch hohe Betriebssicherheit sowie relativ geringen Aufwand auszeichnet, und bei der, wenn ein Fehler auftritt, möglichst nur die betroffene Komponente abgeschaltet zu werden braucht.

Es hat sich gezeigt, daß diese Aufgabe gemäß Anspruch 1 durch eine Mikroprozessoranordnung der einangs genannten Art gelöst werden kann, deren Besonderheit darin besteht, daß drei Mikroprozessorsysteme vorhanden und die einzelnen Funktionen derart aufgeteilt sind, daß das erste Mikroprozessorsystem zusammen mit dem zweiten Mikroprozessorsystem die ABS- und/oder ASR-Funktion, einschließlich der Überwachung dieser Funktionen durch zumindest teilweise redundante Signal- oder Datenverarbeitung und Abschalten der Regelung beim Auftreten von Redundanz-Störungen, ausführt, und daß das dritte Mikroprozessorsystem zusammen mit dem zweiten Mikroprozessorsystem die weitere Regelfunktion, einschließlich der Überwachung der weiteren Regelfunktion, ausführt.

Die erfindungsgemäße Mikroprozessoranordnung baut also auf einer bisherigen ABS/ASR-Struktur auf, einschließlich der Überwachung durch redundante Signalverarbeitung, und ermöglicht die Einbeziehung z. B. einer rechenaufwendigen, komplexen Giermomenten- oder Fahrstabilitätsregelung durch Verwendung lediglich eines weiteren Mikroprozessorsystems. Für diese Fahrstabilitätsregelung gilt ebenfalls eine sehr hohe Betriebssicherheit, weil eine redundante oder teilweise redundante Verarbeitung der FSR-Daten mit Hilfe der zweiten Mikroprozessoranordnung, die vornehmlich die ABS/ASR-Funktionen ausführt, stattfindet. Beim Erkennen einer Fehlfunktion in der FSR-Komponente kann die ABS/ASR-Funktion ohne Einbußen an Betriebssicherheit fortgesetzt werden.

Einige besonders vorteilhafte Ausführungsbeispiele der Erfindung sind in den Unteransprüchen beschrieben. So ist es in manchen Fällen günstig, die Aufbereitung der für die Blockierschutz- und/oder Antriebs-schlupfregelung benötigten Eingangssignale, insbesondere die relativ aufwendige Aufbereitung von Raddrehzahlsignalen, im ersten Mikroprozessorsystem vorzunehmen. Die für die weitere Regelfunktion zusätzlich benötigten Eingangssignale können ebenfalls in dem ersten System aufbereitet werden; sie werden jedoch zweckmäßigerverweise in dem zweiten und/oder in dem dritten Mikroprozessorsystem aufbereitet.

Die Datenverarbeitung für die Regelfunktionen kann in dem ersten und zweiten Mikroprozessorsystem nach dem gleichen Programm und gleichzeitig ablaufen. Bei intakter Arbeitsweise müssen die Ergebnisse beider Systeme vollständig übereinstimmen. Andererseits ist es jedoch nach einem weiteren Ausführungsbeispiel der Erfindung auch möglich und besonders zweckmäßig, die Mikroprozessoranordnung derart auszulegen, daß die Datenverarbeitung in dem ersten Mikroprozessorsy-

stem im Vergleich zur Datenverarbeitung in dem zweiten System nach einem vereinfachten Regelalgorithmus abläuft, der den Regelalgorithmus im zweiten Mikroprozessorsystem lediglich nachbildet, und zwar derart, daß durch Vergleich der Ergebnisse der Datenverarbeitung des ersten mit den Ergebnissen des zweiten Mikroprozessorsystems eine fehlerhafte Arbeitsweise eines der beiden Systeme erkennbar ist.

Zur Überwachung der in dem dritten Mikroprozessorsystem installierten Regelfunktion, z. B. GMR, ist es zweckmäßig, die zugehörige Signal- oder Datenverarbeitung redundant in dem zweiten Mikroprozessorsystem — in identischer oder in vereinfachter bzw. nachgebildeter Form — auszuführen.

Nach einem weiteren Ausführungsbeispiel der Erfindung ist es vorgesehen, daß zur Überwachung der weiteren Regelfunktion im zweiten Mikroprozessorsystem ein im Vergleich zur Datenverarbeitung im dritten System vereinfachter Algorithmus abläuft, so daß wiederum durch Vergleich der Ergebnisse Fehler zu erkennen sind.

Eine weitere, vorteilhafte Ausführungsart der Erfindung besteht darin, die Mikroprozessoranordnung derart auszulegen, daß die ABS-/ASR-Funktionen auch dann fortgesetzt werden, wenn die Überwachung der weiteren Regelfunktion eine Störung erkennt und die weitere Regelfunktion außer Kraft setzt.

Die drei Mikroprozessorsysteme der erfindungsgemäßen Mikroprozessoranordnung sind zweckmäßigerweise über einen Ringbus miteinander verbunden, wobei jedes Mikroprozessorsystem mit einem schreib- und lesbaren Schieberegister ausgerüstet ist und wobei die Daten ständig in einer fest vorgegebenen Sequenz oder per Protokoll weitergegeben und/oder ausgetauscht werden. Natürlich ist es auch möglich und in manchen Fällen vorteilhaft, den Datentransfer zwischen den drei Mikroprozessorsystemen über Parallel-Bussysteme oder sternförmig abzuwickeln.

Weiterhin ist es vorteilhaft, in dem ersten Mikroprozessorsystem, das die ABS- und ASR-Funktion ausführt, eine EBV-Funktion (EBV = elektronische Regelung der Bremskraftverteilung) und ggf. auch die erforderliche Elektronik bzw. Programmstruktur für eine Bremsassistent-Funktion (BA-Funktion) unterzubringen. Die hierfür benötigten Informationen werden ebenfalls mit Hilfe der Radsensoren und zusätzlicher Sensoren, z. B. eines für den Bremsassistenten erforderlichen Pedalbetätigungs-sensor, erzeugt.

Schließlich besteht eine vorteilhafte Ausführungsart der erfindungsgemäßen Mikroprozessoranordnung noch darin, daß die einzelnen Funktionen derart auf die drei Mikroprozessorsysteme aufgeteilt sind, daß in dem ersten Mikroprozessorsystem zumindest die für ABS- und/oder ASR-Funktionen benötigten Eingangssignale aufbereitet werden, daß in dem zweiten Mikroprozessorsystem die Regelfunktionen (ABS, ASR, GMR) ausgeführt werden, und daß die Überwachung zumindest der ABS- und/oder ASR-Funktionen in dem ersten Mikroprozessorsystem und die Überwachung der weiteren Regelfunktion in dem dritten Mikroprozessorsystem (MP3.4) erfolgen, wobei zur Überwachung der Regelfunktionen die Eingangsdaten nach einem im Vergleich zu der vollständigen Datenverarbeitung vereinfachten Algorithmus verarbeitet werden, die Ergebnisse der vollständigen Datenverarbeitung mit den Ergebnissen der vereinfachten Datenverarbeitung verglichen werden und beim Auftreten von Abweichungen die Regelung teilweise oder vollständig abgeschaltet oder ge-

ändert wird.

Es bietet sich insbesondere bei der zuletzt genannten Ausführungsart an, in dem ersten und/oder dritten Mikroprozessorsystem zusätzlich Diagnose-Funktionen oder Service-Funktionen unterzubringen.

Weitere Einzelheiten der Erfindung gehen aus der folgenden Beschreibung von Ausführungsbeispielen anhand der beigefügten Abbildungen hervor.

Es zeigen

Fig. 1–4 in schematischer Darstellung alternative Ausführungsbeispiele von Mikroprozessoranordnungen nach der Erfindung mit unterschiedlicher Aufteilung der Funktionen auf die einzelnen Mikroprozessorsysteme und

Fig. 5 in schematisch vereinfachter Darstellungsweise weitere Einzelheiten des Ausführungsbeispiels nach Fig. 3.

Die erfindungsgemäßen Mikroprozessoranordnungen bestehen grundsätzlich aus drei Mikroprozessorsystemen MP1, MP2, MP3, die untereinander durch ein Bussystem verbunden sind. In den Ausführungsbeispielen nach Fig. 1 und Fig. 3 ist ein Ringbus, nach Fig. 2 und 4 ein sternförmiger Bus vorgesehen. Die Daten werden zweckmäßigerweise mit Hilfe von schreib- und lesbaren Schieberegistern, die Bestandteile der Mikroprozessorsysteme MP1, MP2, MP3 sind, mit einer fest vorgegebenen Sequenz oder per Protokoll ständig weitergegeben und ausgetauscht. Es handelt in dem vorliegenden Fall um Mikroprozessoranordnungen für ein Kraftfahrzeug-Regelungssystem, das, wie Fig. 5 zu entnehmen ist, sowohl eine Blockierschutzregelung (ABS), eine Antriebsschlupfregelung (ASR) als auch eine Giermomentenregelung (GMR) umfaßt und daher auch zur Fahrstabilitätsregelung eingesetzt werden kann. Außerdem ist eine elektronische Regelung der Bremskraftverteilung (EBV) vorgesehen. Die aufwendige Aufbereitung der Eingangssignale, insbesondere der Radsensor-signale, ist mit SC (Signal Conditioning) bezeichnet.

Die Regelungsfunktionen für das ABS, ASR und EBV sind grundsätzlich in dem gleichen Mikroprozessorsystem zusammengefaßt und der Einfachheit halber in den Fig. 1 bis 4 mit "ABS" bezeichnet. Mit kleinen Buchstaben "abs" bzw. "abs/asr/ebv" "gmr" sind in den Fig. 1 bis 5 diejenigen Rechenprozesse symbolisiert, die im Vergleich zu den mit großen Buchstaben "ABS/ASR/EBV" bzw. "GMR" bezeichneten Funktionen bzw. Datenverarbeitungsvorgänge nach einem vereinfachten Algorithmus ablaufen und nur zur Überprüfung oder Überwachung der vollständigen Datenverarbeitungsprozesse (ABS/ASR/EBV und GMR) dienen.

Mit Hilfe der erfindungsgemäßen Mikroprozessoranordnungen werden grundsätzlich die Daten stets in zwei Mikroprozessorsystemen redundant oder "teilweise redundant" verarbeitet; mit "teilweise redundant" ist hier die Verarbeitung nach dem vereinfachten, die Regelungsfunktionen nachbildenden Algorithmus bezeichnet. Die Berechnungen mit vereinfachtem Algorithmus sind mit den kleinen Buchstaben symbolisiert. Durch Vergleich der mit vollständiger Redundanz oder teilweiser Redundanz erzielten Ergebnisse wird bei den erfindungsgemäßen Mikroprozessoranordnungen in bekannter Weise die Funktion der Mikroprozessorsysteme überwacht.

Die Mikroprozessoranordnung nach Fig. 1 beruht auf redundanter Berechnung aller Funktionen. Nach gleichen Algorithmen werden in den Mikroprozessorsystemen MP1.1 und MP2.1 die ABS/ASR/EBV-Funktionen berechnet, in den Mikroprozessorsystemen MP2.1 und MP3.1 die GMR-Funktionen. Diese Art der redundan-

ten Berechnung wird als "symmetrische Redundanz" bezeichnet. Die Signalaufbereitung SC, zumindest der Radsensorsignale, ist ebenfalls in dem Mikroprozessorsystem MP1.1 untergebracht.

In dem Ausführungsbeispiel nach Fig. 2 werden dagegen sowohl die ABS-Funktionen (wie zuvor erläutert: einschließlich ASR und EBV), als auch die GMR-Funktionen dadurch überwacht, daß die Ergebnisse der vollständigen Berechnungen in den Mikroprozessorsystemen MP2.2 und MP3.2 mit den Ergebnissen vereinfachter Datenverarbeitung (abs bzw. gmr) verglichen werden. Diese Art der Überwachung wird als "asymmetrische Redundanz" bezeichnet.

Nach Fig. 3 wird bei der Berechnung und Überwachung der GMR-Funktionen von der symmetrischen Redundanz, bei den ABS-Funktionen von der asymmetrischen Redundanz Gebrauch gemacht.

Fig. 4 unterscheidet sich von dem Ausführungsbeispiel nach Fig. 2 dadurch, daß in einem Mikroprozessorsystem MP2.4 sowohl die ABS- als auch die GMR-Funktionen untergebracht sind. Die beiden anderen Mikroprozessorsysteme MP1.4 und MP3.4 übernehmen die Datenvereinfachung nach den vereinfachten Algorithmen; für diese beiden genügen daher einfache Mikroprozessorsysteme, oder es bleibt Platz für zusätzliche Diagnose- und/oder Service-Funktionen.

Die Ausgestaltung und Arbeitsweise einer erfundungsgemäßen Mikroprozessoranordnung wird nun anhand der Fig. 5 näher erläutert. Diesem Beispiel liegt die gleiche Aufteilung der Funktionen wie in dem Beispiel nach Fig. 3 zugrunde.

Die Mikroprozessorsysteme 1, 2, 3 (MP1.3, MP2.3, MP3.3) sind hier über einen Ringbus 4, 5, 6 miteinander verbunden. Mit Hilfe von Radsensoren S₁ bis S₄ werden Signale gewonnen, die das Drehverhalten der einzelnen Fahrzeugaräder wiedergeben. Diese Informationen werden für alle Regelungssysteme (ABS, ASR, EBV, GMR) benötigt. Zusätzliche Informationen und Regelgrößen, die vor allem für die Giermomentenregelung (GMR) erforderlich sind, werden mit Hilfe einer weiteren Sensoreinheit 7 gewonnen, die z. B. einen Lenkwinkelsensor LW, einen Giermomentensor GM oder Querbeschleunigungssensor, Drucksensoren P usw. — je nach Ausführungsart und Anforderungen an das Regelungssystem — umfassen. Zumindest manche der mit der Sensoreinheit 7 ermittelten Informationen sind auch zur Verbesserung und/oder Überwachung der anderen Regelungssysteme ABS/ASR/EBV von Nutzen.

In dem ersten Mikroprozessorsystem 1 (MP1.3) ist im Beispiel nach Fig. 5 eine Signal-Aufbereitung SC für die Radsensorsignale untergebracht. Die Aufbereitung der von der Sensoreinheit 7 gelieferten Signale findet im Beispiel nach Fig. 5 in entsprechenden Programm- oder Hardwarestrukturen SC2, SC3 der Mikroprozessorsysteme 2 und 3 statt.

Im zweiten Mikroprozessorsystem 2 (MP2.3) ist im vorliegenden Ausführungsbeispiel die Datenverarbeitung für das Blockierschutzregelungssystem (ABS), einschließlich der Antriebsschlupfregelung (ASR) und der elektronischen Regelung der Bremskraftverteilung (EBV), als auch die Datenverarbeitung für die Giermomentenregelung (GMR) untergebracht. In Abhängigkeit von den Sensorsignalen, die die Radsensoren S₁ bis S₄ und die Sensoreinheit 7 liefern, werden in dem Mikroprozessorsystem 2 Bremsdrucksteuersignale errechnet, mit denen in bekannter Weise Hydraulikventile, Druckmodulatoren, Hydraulikpumpen usw. — symbolisiert in Fig. 5 durch eine hydraulische Einheit 8 — angesteuert

werden. Die hydraulische Einheit 8 enthält alle Komponenten zur Einstellung und Modulation des Bremsdruckes in den einzelnen Radbremsen eines Fahrzeugs.

In dem dritten Mikroprozessorsystem 3 werden ebenfalls die zur Giermomentenregelung (GMR) und Fahrstabilitätsregelung erforderlichen Berechnungen ausgeführt. Folglich kann nun durch Vergleich der redundant in den Systemen 2 und 3 verarbeiteten Daten die Funktion der Giermomentenregelung überwacht werden. Mit Hilfe eines Redundanzgliedes 9, das die GMR-Ausgangssignale der Mikroprozessorsysteme 2 und 3 vergleicht, wird beim Auftreten von Abweichungen eine Fehlermeldung ausgelöst und erforderlichenfalls ein Schalter 10 angesteuert, der die Regelung zeitweise oder bis zur Behebung des Fehlers außer Funktion setzt.

Das Redundanzglied 9 wird — entgegen der zum besseren Verständnis der Wirkungsweise vereinfachten Darstellung in Fig. 5 — ebenfalls redundant ausgebildet und durch Software, d. h. durch entsprechende Programmierung der Mikroprozessoren realisiert. Tatsächlich findet ein Vergleich der Ausgangssignale bzw. der in den Prozessoren ablaufenden Prozesse sowohl in dem Mikroprozessorsystem 2 als auch in dem System 3 statt, wie dies z. B. aus der eingangs genannten Patentschrift DE 32 34 637 C2 bekannt ist. Der Schalter 10 in Fig. 5 steht ebenfalls für ein redundantes, zwei Schalter oder zwei Schalterfunktionen umfassendes Abschaltsystem.

Ein zweites Redundanzglied 11 vergleicht die ABS/ASR/EBV-Signale mit den auf Basis vereinfachter Algorithmen gewonnenen abs/asr/ebv-Signalen. Treten Abweichungen von dieser asymmetrischen Redundanz auf, liegt ein Fehler vor, der wiederum über einen Schalter 12 zur Abschaltung der Regelung führt.

Das Redundanzglied 11 wird natürlich zweckmäßigerverweise ebenso wie das Redundanzglied 9 durch Software bzw. Programmierung realisiert. Sowohl im Mikroprozessorsystem 1 als auch im Mikroprozessorsystem 2 findet unabhängig voneinander ein Signalvergleich statt. Die Abschaltung mit Hilfe eines Schalters 12 wird ebenfalls redundant ausgeführt. Redundanzglieder 11 und 9 sowie Schalter 12 und 10 sind nach dem gleichen Redundanzprinzip verwirklicht.

Bei der Anordnung nach Fig. 5 wird die Betätigung und der Schaltzustand der Ventile, die in der hydraulischen Einheit 8 symbolisch angedeutet sind, über Signalleitungen 13, 14 zu dem Mikroprozessorsystem 1 (MP1.3) und dem Mikroprozessorsystem 3 (MP3.3), das die GMR-Funktion enthält, rückgemeldet. Es wird überprüft, ob die jeweiligen Ventilfunktionen mit den Berechnungen im System 3 bzw. mit der vereinfachten Berechnung im System 1 übereinstimmen.

Ein wesentlicher Vorteil der erfundungsgemäßen Mikroprozessoranordnung besteht darin, daß zum einen mit relativ geringem Aufwand, d. h. relativ wenigen Mikroprozessorsystemen und vergleichsweise geringem Rechenaufwand, die beschriebenen Regelungsvorgänge — insbesondere ABS, ASR, EBV und GMR —, einschließlich der redundanten oder teilweise redundanten, für die Überwachung notwendigen Rechenvorgänge, verwirklicht werden können. Zum anderen wird eine relative Unabhängigkeit der Regelungssysteme voneinander erreicht, die es erlaubt, z. B. beim Erkennen einer Fehlfunktion im GMR-System nur diesen Zweig abzuhalten oder auf eine unkritische Funktion zu begrenzen, die Funktion der übrigen Regelungssysteme (ABS/ASR/EBV usw.) dagegen aufrechtzuerhalten. Dies führt insgesamt, wie ohne weiteres einzusehen ist, zu einem erheblichen Sicherheitsgewinn.

Patentansprüche

1. Mikroprozessoranordnung für ein Fahrzeug-Regelungssystem mit mehreren, untereinander durch Bussysteme verbundenen Mikroprozessorsystemen, die zumindest eine Blockierschutz-(ABS) und/oder Antriebsschlupfregelung (ASR) sowie mindestens eine weitere, rechenaufwendige Regelfunktion, wie Giermomentenregelung (GMR), und Überwachungsfunktionen ausführen und die eine Eingangssignal-Aufbereitung einschließen, dadurch gekennzeichnet,

- daß drei Mikroprozessorsysteme (1, 2, 3, MP1, MP2, MP3) vorhanden sind und daß die einzelnen Funktionen derart auf die drei Mikroprozessorsysteme aufgeteilt sind,
- daß das erste Mikroprozessorsystem (1, MP1) zusammen mit dem zweiten Mikroprozessorsystem (2, MP2) die ABS- und/oder ASR-Funktion, einschließlich der Überwachung dieser Funktionen durch zumindest teilweise redundante Signal- oder Datenverarbeitung und Abschalten der Regelung beim Auftreten von Redundanz-Störungen, ausführt
- daß das dritte Mikroprozessorsystem (3, MP3) zusammen mit dem zweiten Mikroprozessorsystem (2, MP2) die weitere Regelfunktion (GMR), einschließlich der Überwachung der weiteren Regelfunktion (GMR), ausführt.

2. Mikroprozessoranordnung nach Anspruch 1, dadurch gekennzeichnet, daß das erste Mikroprozessorsystem (MP1) zusammen mit dem zweiten Mikroprozessorsystem zusätzlich eine EBV-Funktion (elektronische Regelung der Bremskraftverteilung) ausführt.

3. Mikroprozessoranordnung nach Anspruch 1 oder 2, dadurch gekennzeichnet, daß das erste Mikroprozessorsystem (MP1) zusammen mit dem zweiten Mikroprozessorsystem (MP2) zusätzlich eine BA-Funktion (Bremsassistent-Funktion) ausführt.

4. Mikroprozessoranordnung nach einem oder mehreren der Ansprüche 1 bis 3, dadurch gekennzeichnet, daß die Aufbereitung (SC) zumindest der für die Blockierschutz-(ABS) und/oder Antriebsschlupfregelung (ASR) benötigten Eingangssignale, insbesondere die Aufbereitung von Raddrehzahlssignalen, in dem ersten Mikroprozessorsystem (MP1) erfolgt.

5. Mikroprozessoranordnung nach Anspruch 4, dadurch gekennzeichnet, daß die Aufbereitung (SC2, SC3) der für die weitere Regelfunktion (GMR) zusätzlich benötigten Eingangssignale in dem zweiten (MP2.3) und/oder in dem dritten (MP3.3) Mikroprozessorsystem erfolgt.

6. Mikroprozessoranordnung nach einem oder mehreren der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß die Datenverarbeitung für die Regelfunktionen in dem ersten (MP1.1) und zweiten (MP2.1) Mikroprozessorsystem nach gleichem Programm abläuft.

7. Mikroprozessoranordnung nach einem oder mehreren der Ansprüche 1 bis 5, dadurch gekennzeichnet, daß die Datenverarbeitung in dem ersten Mikroprozessorsystem (MP1.2, MP1.3, MP1.4) im Vergleich zu der Datenverarbeitung in dem zweiten Mikroprozessorsystem (MP2.2, MP2.3, MP3.4)

nach einem vereinfachten, den Regelalgorithmus der im zweiten Mikroprozessorsystem (MP2.2, MP2.3, MP2.4) ausgeführten Regel-Funktionen nachbildenden Algorithmus abläuft, derart, daß durch Vergleich der Ergebnisse der Datenverarbeitung des ersten mit den Ergebnissen des zweiten Mikroprozessorsystems eine fehlerhafte Arbeitsweise des ersten oder zweiten Mikroprozessorsystems erkennbar ist.

8. Mikroprozessoranordnung nach einem der Ansprüche 1 bis 6, dadurch gekennzeichnet, daß die Überwachung der weiteren Regelfunktion (GMR-Funktion) durch redundante Signal- oder Datenverarbeitung in dem zweiten (MP2.3) und dritten (MP3.3) Mikroprozessorsystem erfolgt.

9. Mikroprozessoranordnung nach einem oder mehreren der Ansprüche 1 bis 7, dadurch gekennzeichnet, daß die zur Überwachung der weiteren Regelfunktion (GMR) dienende, im zweiten Mikroprozessorsystem (MP2.2) installierte Datenverarbeitung nach einem vereinfachten, den Regelalgorithmus des dritten Mikroprozessorsystems (MP3.2) nachbildenden Algorithmus abläuft, derart, daß durch Vergleich der Ergebnisse der Datenverarbeitung des dritten Mikroprozessorsystems (MP3.2) mit den Ergebnissen der Datenverarbeitung mit Hilfe des vereinfachten, nachbildenden Algorithmus im zweiten Mikroprozessorsystem (MP2.2) Fehler erkennbar sind.

10. Mikroprozessoranordnung nach einem oder mehreren der Ansprüche 1 bis 9, dadurch gekennzeichnet, daß die ABS-/ASR-/EBV-Funktionen, wenn die Überwachung der weiteren Regelfunktion (GMR-Funktion) eine Störung erkennt, fortgesetzt werden.

11. Mikroprozessoranordnung nach einem oder mehreren der Ansprüche 1 bis 10, dadurch gekennzeichnet, daß die drei Mikroprozessorsysteme (MP1.1, MP2.1, MP3.1; MP2.3, MP3.3) über einen Ringbus (4, 5, 6) miteinander verbunden sind, daß jedes Mikroprozessorsystem mit einem schreib- und lesbaren Schieberegister ausgerüstet ist und daß die Daten ständig in einer fest vorgegebenen Sequenz oder per Protokoll weitergegeben und/oder ausgetauscht werden.

12. Mikroprozessoranordnung nach einem oder mehreren der Ansprüche 1 bis 11, dadurch gekennzeichnet,

- daß die einzelnen Funktionen derart auf die drei Mikroprozessorsysteme (MP1.4, MP2.4, MP3.4) aufgeteilt sind,
- daß in dem ersten Mikroprozessorsystem (MP1.4) zumindest die für ABS- und/oder ASR-Funktionen benötigten Eingangssignale aufbereitet werden,
- daß in dem zweiten Mikroprozessorsystem (MP2.4) die Regelfunktionen (ABS, ASR, EBV; GMR) ausgeführt werden, und
- daß die Überwachung zumindest der ABS- und/oder ASR-Funktionen in dem ersten Mikroprozessorsystem (MP1.4) und die Überwachung der weiteren Regelfunktion (GMR-Funktion) in dem dritten Mikroprozessorsystem (MP3.4) erfolgen, wobei zur Überwachung der Regelfunktionen die Eingangsdaten nach einem im Vergleich zu der vollständigen Datenverarbeitung vereinfachten, die Regelfunktionen nachbildenden Algorithmus verar-

beitet werden, die Ergebnisse der vollständigen Datenverarbeitung mit den Ergebnissen der vereinfachten Datenverarbeitung verglichen werden und beim Auftreten von Abweichungen die Regelung teilweise oder vollständig abgeschaltet oder geändert wird.

13. Mikroprozessoranordnung nach einem oder mehreren der Ansprüche 1 bis 12, dadurch gekennzeichnet, daß in dem ersten (MP1) und/oder dritten (MP3) Mikroprozessorsystem zusätzlich Diagnose-Funktionen und/oder Service-Funktionen vorhanden sind.

Hierzu 2 Seite(n) Zeichnungen

15

20

25

30

35

40

45

50

55

60

65

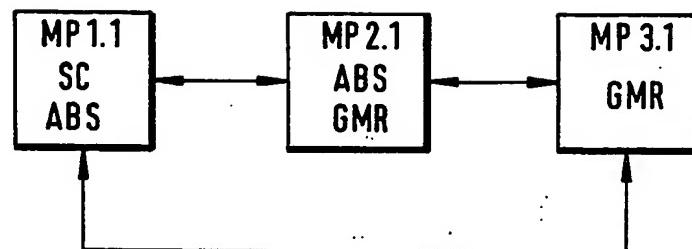


Fig. 1

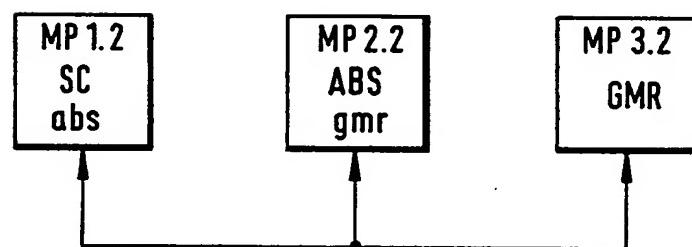


Fig. 2

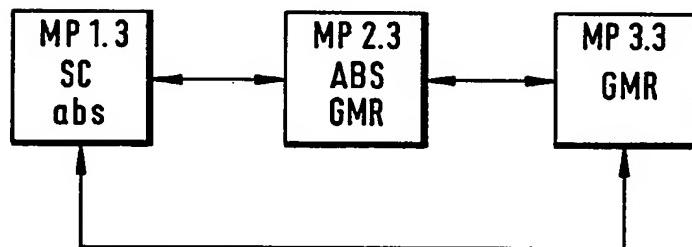


Fig. 3

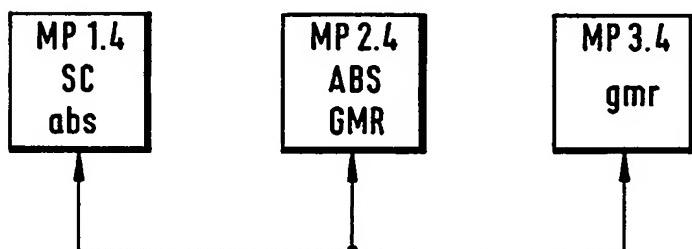


Fig. 4

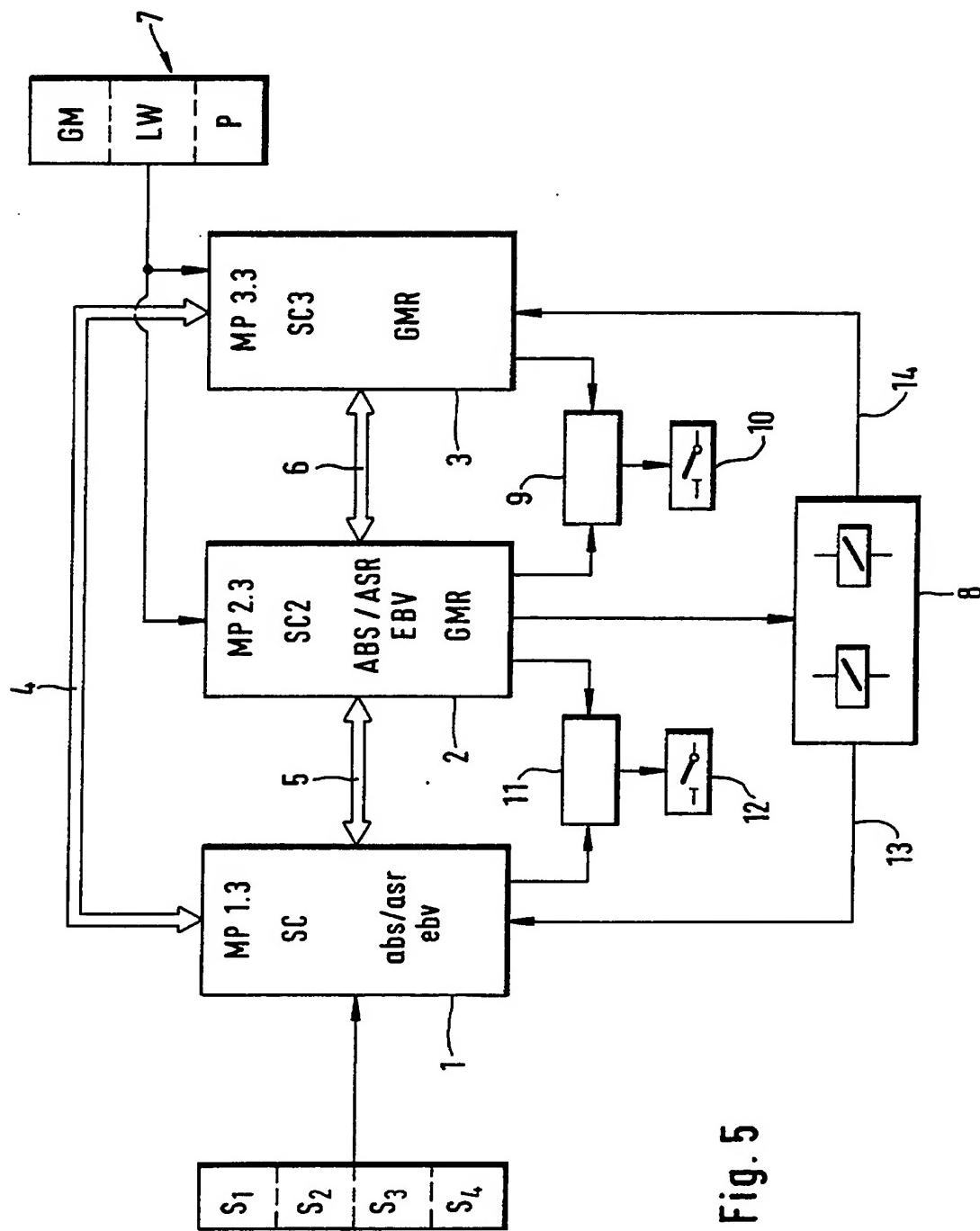


Fig. 5